

MENU SEARCH INDEX

1/1



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 06347828

(43)Date of publication of application: 22.12.1994

(51)Int.Cl.

G02F 1/136
H01L 29/784

(21)Application number: 05136228

(71)Applicant:

SHARP CORP

(22)Date of filing: 07.06.1993

(72)Inventor:

MAJIMA KENJI

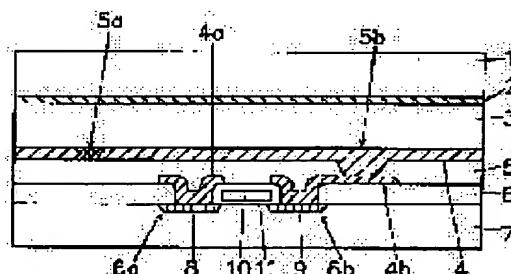
YAMAMOTO YOSHITAKA

(54) LIQUID CRYSTAL DISPLAY DEVICE AND ITS PRODUCTION

(57)Abstract:

PURPOSE: To provide a reflection type liquid crystal display device having a substrate having a reflection surface which is smoother and more uniform in orientation characteristics than heretofore.

CONSTITUTION: Single crystal silicon is used for a base substrate 7 for driving and switching elements are formed in this silicon layer. The base substrate 7 has plural pixel electrodes 4 (in common use as reflection electrodes) consisting of aluminum in the display region of its surface. Spacings 5a partitioning the respective pixel electrodes 4 from each other are packed with a packing material. The surfaces of the pixel electrodes 4 and the surface of the packing material are flush with each other. The process for production thereof consists of partitioning a conductive film formed over the entire surface of the base substrate 7 with the spacings 5a, forming the pixel electrodes 4 in a matrix form and packing the packing material into these spacings 5a. Since the packing material and the pixel electrodes



4 are simultaneously polished, the surfaces of the pixel electrodes 4 and the surface of the base material are made flush with each other over the entire surface of the base substrate 7. In addition, the surface of the pixel electrodes 4 are finished as a specular surfaces.

LEGAL STATUS

[Date of request for examination] 27.01.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2860226

[Date of registration] 04.12.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998 Japanese Patent Office

MENU

SEARCH

INDEX

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-347828

(43) 公開日 平成6年(1994)12月22日

(51) Int.Cl. ⁵ G 0 2 F 1/136 H 0 1 L 29/784	識別記号 5 0 0	府内整理番号 9119-2K	F I	技術表示箇所 H 0 1 L 29/ 78 3 1 1 A
--	---------------	-------------------	-----	----------------------------------

審査請求 未請求 請求項の数9 O L (全10頁)

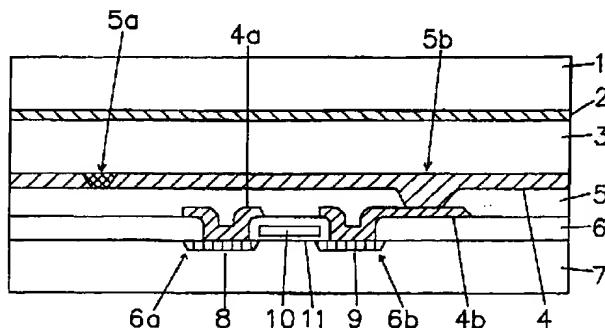
(21) 出願番号 特願平5-136228	(71) 出願人 000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22) 出願日 平成5年(1993)6月7日	(72) 発明者 間島 健二 大阪府大阪市阿倍野区長池町22番22号 シ ヤープ株式会社内 (72) 発明者 山元 良高 大阪府大阪市阿倍野区長池町22番22号 シ ヤープ株式会社内 (74) 代理人 弁理士 山本 秀策

(54) 【発明の名称】 液晶表示装置およびその製造方法

(57) 【要約】

【目的】 反射面が従来より平滑、かつ配向特性が均一な基板を有する反射型液晶表示装置とその製造方法を提供する。

【構成】 本発明の液晶表示装置においては、駆動用ベース基板7に単結晶シリコンを用い、このシリコン層中にスイッチング素子を形成する。ベース基板7表面の表示領域にアルミニウムから成る複数の画素電極4(兼反射電極)を有し、各画素電極4同士を仕切る間隙5aが充填材5dで充填され、かつ、画素電極4表面と充填材5dの表面とが面一である。その製造方法はベース基板7表面全面に形成した導電膜を間隙5aで仕切って画素電極4をマトリクス状に形成し、この間隙5aに充填材5dを充填する。この充填材5dと画素電極4とを同時に研磨するので、画素電極4の表面と充填材5dの表面とがベース基板7全面にわたって面一となり、かつ、画素電極4の表面も鏡面化される。



1

【特許請求の範囲】

【請求項1】表面にシリコン層を有する第1の基板と、該第1の基板の該シリコン層側に対向配置された透明な第2の基板と、両基板に挟持された液晶層とを有し、該第1の基板の上に、該シリコン層中に形成された複数のスイッチング素子と、該スイッチング素子を覆って該第1の基板表面上に形成された保護膜と、該保護膜上に間隙を介してマトリクス状に形成された複数の画素電極と、該間隙に充填された充填物とを有し、該充填物の表面と該画素電極の表面とが面一に形成された液晶表示装置。

【請求項2】表面にシリコン層を有する第1の基板と、該第1の基板の該シリコン層側に対向配置された透明な第2の基板と、両基板に挟持された液晶層とを有し、該第1の基板の上に、該シリコン層中に形成された複数のスイッチング素子と、該スイッチング素子を覆って該第1の基板表面上に形成された保護膜と、該保護膜上に間隙を介してマトリクス状に形成された複数の画素電極と、該間隙に充填されるとともに該画素電極を覆って該第1の基板表面全面に形成された充填物とを有し、該充填物の表面が平坦である液晶表示装置。

【請求項3】前記画素電極がアルミニウムを主成分とする金属である請求項1又は2に記載の液晶表示装置。

【請求項4】前記充填物が有機物又は無機物のいずれか一方である請求項1又は2に記載の液晶表示装置。

【請求項5】前記有機物がポリイミドである請求項4に記載の液晶表示装置。

【請求項6】前記画素電極の表面が鏡面である請求項1から5のいずれかに記載の液晶表示装置。

【請求項7】前記画素電極および前記充填物のそれぞれの表面の凹凸が $0.2 \mu m$ 以下である請求項1から6のいずれかに記載の液晶表示装置。

【請求項8】表面にシリコン層を有する第1の基板と、該第1の基板の該シリコン層側に対向配置された透明な第2の基板と、両基板に挟持された液晶層とを有し、

該第1の基板の上に、該シリコン層中に形成された複数のスイッチング素子と、該スイッチング素子を覆って該第1の基板表面上に形成された保護膜と、該保護膜上に間隙を介してマトリクス状に形成された複数の画素電極と、該間隙に充填された充填物とを有し、該充填物の表面と該画素電極の表面とが面一に形成され

10

た液晶表示装置の製造方法において、該保護膜上に導電膜を形成する工程と、該導電膜に間隙を形成して複数の画素電極をマトリクス状に形成する工程と、該間隙を充填しつつ該画素電極を覆って該第1の基板表面全面に該充填物を塗布する工程と、該画素電極の表面と該充填物の表面とが面一になるよう該充填物を研磨する工程とを包含する液晶表示装置の製造方法。

20

【請求項9】表面にシリコン層を有する第1の基板と、該第1の基板の該シリコン層側に対向配置された透明な第2の基板と、両基板に挟持された液晶層とを有し、該第1の基板の上に、該シリコン層中に形成された複数のスイッチング素子と、該スイッチング素子を覆って該第1の基板表面上に形成された保護膜と、該保護膜上に間隙を介してマトリクス状に形成された複数の画素電極と、

30

該間隙に充填されるとともに該画素電極を覆って該第1の基板表面全面に形成された充填物とを有し、該充填物の表面が平坦である液晶表示装置の製造方法において、該保護膜上に導電膜を形成する工程と、該導電膜を研磨して該導電膜の表面を鏡面化する工程と、該導電膜に間隙を形成して複数の画素電極をマトリクス状に形成する工程と、

30

該間隙を充填しつつ該画素電極を覆って該第1の基板表面全面に該充填物を塗布する工程と、該充填物に平坦化処理と配向処理とを同時に施す工程とを包含する液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は液晶表示装置およびその製造方法に関する。

【0002】

【従来の技術】液晶表示装置は電卓からポータブルテレビまで幅広く実用化が進んでいる。この内、特に鮮明な表示が要求される装置には表示部の各画素毎にスイッチング素子を備えたアクティブマトリクス方式がよく用いられている。

【0003】アクティブマトリクス方式の表示装置に設けられるスイッチング素子にはアモルファスシリコンやポリシリコン等の薄膜を用いた薄膜トランジスタ（Thin Film Transistor、以下TFTと略称する）が用いられている。TFTの特性はそれを構成する薄膜の材料で決まるが、TFTの薄膜の材料は大きく分けて以下の三種類に分類される。

【0004】①アモルファスシリコン

50

②低温ポリシリコン
③高温ポリシリコン

以下、それぞれのシリコンを用いた薄膜について説明する。

【0005】①アモルファスシリコン薄膜は350°C程度の低温で形成できるので、この薄膜を形成する基板材料に通常の安価なガラス、例えばコーニング社製のCorning 7059等が利用できる。対角15インチの比較的大きな液晶表示装置も実現され、アクティブマトリクス方式の液晶表示装置の主流となっている。しかしながら、通常の安価なガラス基板は600°C以上で処理することができないので、これを用いた基板上には絶縁耐圧に優れ、ピンホールの発生しにくい熱酸化膜を得ることができない。また、アモルファスシリコン自体、その薄膜中には多数の捕獲準位が存在し、その電界効果易動度 μ_e （電子易動度）は $0.1 \sim 0.5 \text{ cm}^2 \text{V}^{-1} \text{S}^{-1}$ 程度である。従って、アモルファスシリコン薄膜を用いたTFTはON抵抗が大きく、ドライバ回路等、複雑で性能の優れたトランジスタが必要な回路を表示部と同一の基板内に作ることができない。このためドライバICはフィルム等を用いて接続する必要がある。

【0006】しかし、ここでまた新たな問題が生ずる。投射型LCDとして2インチ程度のLCDを考えるとその表示部の画素のピッチは縦21ミクロン、横23ミクロンである。カラーフィルタでカラー表示をするとピッチはさらに小さくなり、縦21ミクロン、横8ミクロン程度となる。このピッチで画素に配線を接続することは現状では不可能であり、ドライバICを実装できないという問題が生ずる。

②低温ポリシリコンは長時間のアニール処理またはレーザーニール処理によってシリコンの結晶化を行う。低温ポリシリコンの薄膜を形成する基板には耐熱ガラスを用い、その場合の最高処理温度は550~600°Cである。このため低温ポリシリコンの電界効果易動度 μ_e は $50 \text{ cm}^2 \text{V}^{-1} \text{S}^{-1}$ 程度、 μ_h （正孔易動度）は $15 \text{ cm}^2 \text{V}^{-1} \text{S}^{-1}$ 程度になるので低温ポリシリコンTFTはアモルファスシリコンTFTよりも一般にトランジスタ特性が優れている。

③高温ポリシリコンは耐熱性の優れた石英基板を利用してポリシリコンを形成する。石英基板は1000°C程度の高温処理が可能であるのでICの作製プロセスを適用できる。三つの方式の内では最も良好な特性のTFTを形成できる。高温ポリシリコンの電界効果易動度 μ_e は $100 \text{ cm}^2 \text{V}^{-1} \text{S}^{-1}$ 程度である。

【0007】このようにポリシリコンはアモルファスシリコンよりも良好なトランジスタが得られるためガラス基板上にTFTと一部の駆動回路と一緒に形成できる利点がある。

【0008】しかし、低温ポリシリコンで作製したTFTは動作速度が遅い。例えば、低温ポリシリコンTFT

でCMOSシフトレジスタを形成した時の最大動作周波数を測定すると5MHz程度である。

【0009】高温ポリシリコンの電界効果易動度 μ_e は上記二種の材料に比べて大きいので、高温ポリシリコンを用いて作製したTFTは特性も優れ、最大動作周波数は15MHz程度のものが得られている。

【0010】ところで、高精細のHDTV（High Definition TV：ハイビジョンテレビ）は次世代の視覚メディアとしてその開発が急務である。

10 【0011】HDTV用ディスプレイの走査線数は1125本、データ線数は1875本、これに相当する画素数は約210万画素である。カラーディスプレイの場合にはこの3倍となり、約630万画素である。

【0012】ノンインターレス駆動を考えるとフィールド周波数は60Hz、走査線一本当たりの駆動時間は約15マイクロ秒であり、その周波数は67.5KHzとなる。データー線一本当たりの駆動時間はカラーフィルターを取り付けない場合で0.008マイクロ秒程度であり、その周波数は約130MHzとなる。カラー表示を行う場合は390MHzとなる。

【0013】インターレス駆動を考えるとフィールド周波数は60Hz、走査線数は560本で、走査線一本当たりの駆動周波数は33.75KHzである。データー線一本当たりの駆動周波数はカラーフィルターを取り付けない場合で約63MHz、カラー表示を行う場合は190MHzとなる。

【0014】これらの駆動周波数には上記のポリシリコンTFTの動作速度では対応できない。HDTVに必要な駆動周波数に対応するためには時間軸伸張等のデータ処理が必要となり周辺回路システムが複雑となる。

30 【0015】また、ポリシリコンTFTはリーク電流が大きいので、オン電流とオフ電流との比を大きくとることができない。ポリシリコンTFTのオン電流とオフ電流の比は 10^7 程度である。HDTVに対応するためには 10^8 程度の電流のオン/オフ比が必要である。この電流のオン/オフ比を改善するにはTFTのサイズを大きくするかTFTを直列に接続する等の工夫が必要であるが、このようにするとLCDが小型化できないという新たな問題が生ずる。

40 【0016】このような課題に対応する方法として単結晶シリコン基板にTFTを搭載する方法が開示されている。単結晶シリコン中に形成した場合のトランジスタ特性は以下のようである。

【0017】易動度 : $150 \text{ cm}^2 \text{V}^{-1} \text{S}^{-1}$

トランジスタの電流のオンオフ比 : 10^9 以上

トランジスタの最大動作周波数 : 数GHz

このように単結晶シリコンを表示装置の基板に用い、この単結晶シリコン中にトランジスタを形成する方法を用いるとHDTV用の表示装置で要求されるトランジスタ

の動作速度が実現できる。

【0018】図5に、単結晶シリコンを基板に用い、この単結晶シリコン中にTFTを形成した液晶表示装置の従来例を示す。この液晶表示装置は図に示すように単結晶シリコンからなるベース基板57の表面上全面にフィールドシリコン酸化膜56が形成されている。フィールドシリコン酸化膜56には一部に、この図示例では二箇所に貫通孔56a、56bが開口されている。これらの貫通孔56a、56bの内部と貫通孔56a、56bの上縁部周りのフィールドシリコン酸化膜56の上表面部分にはそれぞれアルミニウム電極54a、54bが形成されている。このアルミニウム電極54a、54bの下のベース基板57の部分はそれぞれソース領域58、ドレイン領域59となっている。

【0019】上記貫通孔56aと56bの間にはゲート電極60とこのゲート電極60を取り囲むゲート絶縁膜61が配設されている。ゲート電極60はポリシリコンで、ゲート絶縁膜61はシリコン酸化膜でそれぞれ形成されている。フィールドシリコン酸化膜56の上には上記アルミニウム電極54a、54bおよびゲート電極60を覆って保護膜55がベース基板57表面全面に形成されている。保護膜55にはアルミニウム電極54bがフィールドシリコン酸化膜56上にせりだして形成されている位置に貫通孔55bが開口されている。保護膜55の表面上には基板全面にわたって画素電極（兼反射電極）54が形成されている。この画素電極54は貫通孔55bに侵入してアルミニウム電極54bに達している。

【0020】ベース基板57に対向配置されるガラス基板51の対向面には全面に透明な対向電極52が形成されている。この対向電極52を覆って図示しない配向膜が形成されている。

【0021】

【発明が解決しようとする課題】しかしながら、単結晶シリコンは不透明であり、これを基板に用いた表示装置は反射型となるので透過型にない問題が発生する。

【0022】投射型の表示システムに用いる反射型液晶表示装置には以下のことが要求される。

【0023】（1）反射型液晶表示装置では一方の基板に反射電極（兼画素電極）を形成するが、この反射電極はその表面が鏡面状態でなければならない。

【0024】（2）反射電極は各画素毎に分離して設けなければならないが、液晶の配向を均一にするため、反射電極間の開口部の表面を反射電極の表面と面一にしなければならない。

【0025】上記の要求に対応して特開昭56-83781号公報で以下のような発明が開示されている。図6にこの発明に係る液晶表示装置の基板断面を示す。

【0026】この発明においては基板表面を平坦化するためにポリイミド18を塗布し、必要な部分を開口後、

開口部19にのみ選択的に金属20のメッキを施す。このことにより画素電極21の表面を平坦化する方法をとる。しかし、この方法では画素電極21の表面は鏡面とはならず、投射型液晶表示装置としては不十分な結果をもたらしている。

【0027】また、特開昭53-72647号公報では以下の三つの方法が開示されている。図7にこの発明に係る液晶表示装置の基板断面を示す。

【0028】①基板70の表面全面に平坦化膜71を形成後、先に基板70上に形成したトランジスタの一方の電極への接触孔を開口し、基板70の表面全面に反射電極74を蒸着により形成する方法。

【0029】②基板70の表面全面に平坦化膜71を形成後、先に基板70上に形成したトランジスタの一方の電極への接触孔を開口し、開口部72に選択的に金属73をメッキし、かかる後、画素電極74を蒸着により形成する方法。

【0030】③基板70の表面にホトレジストを塗布し、先に基板70上に形成したトランジスタの一方の電極への接触孔を開口し、開口部72に選択的に金属73をメッキする。かかる後、レジストを除去して平坦化膜71を塗布し、全面研磨後に反射電極74を形成する方法。

【0031】これらの方法では何れの場合も画素電極として用いる金属を形成した後、金属表面の鏡面化処理を行っていない。従って、金属表面に生じた微小な凹凸（ヒロック）により光の散乱を生じ、投射型液晶表示装置としては不十分なものである。

【0032】また、画素を分離する間隙の充填材の表面と画素電極表面の平滑化処理を行っていないので液晶の配向不良が発生する。

【0033】これらの方法はそもそも基板表面の平滑化および画素電極の鏡面化についての要求が投射型ディスプレイ程厳しくない直視型ディスプレイへの応用を意図して行われたものである。

【0034】図8に特開昭57-122479号公報で開示された液晶表示装置の基板断面を示す。この基板では基板上の駆動トランジスタ部分上に多結晶シリコン22を形成し、全面を研磨によって平坦化後、画素電極30を形成している。従って、多結晶シリコン22の表面は平坦となるが、その上に形成する金属の画素電極30の表面の鏡面化処理を行っていないため、ヒロックによる光の散乱が生じ、投射型液晶表示装置としては不十分なものである。画素電極30間を分離する間隙27の充填材29の表面と画素電極30表面の平滑化処理を行っていないので液晶の配向不良が発生する。

【0035】本発明はこれらの課題を解決するためになされたものであり、反射型液晶表示装置について、反射面が従来より平滑な基板とその製造方法を提供し、HDTV対応の投射型液晶表示装置の実現に寄与することを

目的とする。

【0036】

【課題を解決するための手段】本発明の液晶表示装置は表面にシリコン層を有する第1の基板と、該第1の基板の該シリコン層側に対向配置された透明な第2の基板と、両基板に挟持された液晶層とを有し、該第1の基板の上に、該シリコン層中に形成された複数のスイッチング素子と、該スイッチング素子を覆って該第1の基板表面上に形成された保護膜と、該保護膜上に間隙を介してマトリクス状に形成された複数の画素電極と、該間隙に充填された充填物とを有し、該充填物の表面と該画素電極の表面とが面一に形成された液晶表示装置であって、そのことにより上記目的が達成される。

【0037】また、本発明の液晶表示装置は表面にシリコン層を有する第1の基板と、該第1の基板の該シリコン層側に対向配置された透明な第2の基板と、両基板に挟持された液晶層とを有し、該第1の基板の上に、該シリコン層中に形成された複数のスイッチング素子と、該スイッチング素子を覆って該第1の基板表面上に形成された保護膜と、該保護膜上に間隙を介してマトリクス状に形成された複数の画素電極と、該間隙に充填されるとともに該画素電極を覆って該第1の基板表面全面に形成された充填物とを有し、該充填物の表面が平坦である液晶表示装置であって、そのことにより上記目的が達成される。

【0038】ある実施例では前記画素電極がアルミニウムを主成分とする金属である。

【0039】ある実施例では前記充填物が有機物又は無機物のいずれか一方である。

【0040】ある実施例では前記有機物がポリイミドである。

【0041】ある実施例では前記画素電極の表面が鏡面である。

【0042】ある実施例では前記画素電極および前記充填物のそれぞれの表面の凹凸が $0.2 \mu\text{m}$ 以下である。

【0043】本発明の液晶表示装置の製造方法は表面にシリコン層を有する第1の基板と、該第1の基板の該シリコン層側に対向配置された透明な第2の基板と、両基板に挟持された液晶層とを有し、該第1の基板の上に、該シリコン層中に形成された複数のスイッチング素子と、該スイッチング素子を覆って該第1の基板表面上に形成された保護膜と、該保護膜上に間隙を介してマトリクス状に形成された複数の画素電極と、該間隙に充填された充填物とを有し、該充填物の表面と該画素電極の表面とが面一に形成された液晶表示装置の製造方法において、該保護膜上に導電膜を形成する工程と、該導電膜に間隙を形成して複数の画素電極をマトリクス状に形成する工程と、該間隙に充填しつつ該画素電極を覆って該第1の基板表面全面に形成された充填物とを有し、該充填物の表面が平坦である液晶表示装置であって、そのことにより上記目的が達成される。

填物を研磨する工程とを包含する液晶表示装置の製造方法であって、そのことにより上記目的が達成される。

【0044】また、本発明の液晶表示装置の製造方法は表面にシリコン層を有する第1の基板と、該第1の基板の該シリコン層側に対向配置された透明な第2の基板と、両基板に挟持された液晶層とを有し、該第1の基板の上に、該シリコン層中に形成された複数のスイッチング素子と、該スイッチング素子を覆って該第1の基板表面上に形成された保護膜と、該保護膜上に間隙を介してマトリクス状に形成された複数の画素電極と、該間隙に充填されるとともに該画素電極を覆って該第1の基板表面全面に形成された充填物とを有し、該充填物の表面が平坦である液晶表示装置の製造方法において、該保護膜上に導電膜を形成する工程と、該導電膜を研磨して該導電膜の表面を鏡面化する工程と、該導電膜に間隙を形成して複数の画素電極をマトリクス状に形成する工程と、該間隙を充填しつつ該画素電極を覆って該第1の基板表面全面に該充填物を塗布する工程と、該充填物に平坦化処理と配向処理とを同時に施す工程とを包含する液晶表示装置の製造方法であって、そのことにより上記目的が達成される。

【0045】

【作用】本発明の液晶表示装置は基板表面の表示領域にマトリクス状に形成された複数の画素電極の各画素電極同士を仕切る間隙が充填物で充填され、かつ、この充填物の表面と画素電極の表面とが面一に形成されてなる。また、画素電極の表面が鏡面をなす。

【0046】本発明の液晶表示装置の製造方法は導電膜に間隙を形成して画素電極をマトリクス状に形成し、画素電極間の間隙に充填した充填物と画素電極の表面とを同時に研磨する工程を包含する。従って、画素電極表面が鏡面化されるとともに、充填物の表面と画素電極の表面とが面一になる。

【0047】

【実施例】以下、本発明の実施例を説明する。

【0048】(実施例1) 図1に本発明に係る液晶表示装置の単位画素領域の断面を示す。本実施例1の液晶表示装置は駆動側基板上にシリコンゲートN MOSのスイッチング回路を搭載している。本装置は図に示すように

40 単結晶シリコンからなるベース基板7の表面上全面にフィールドシリコン酸化膜6が形成されている。フィールドシリコン酸化膜6には一部、この図示例では二箇所に貫通孔6a、6bが開口されている。これらの貫通孔6a、6bの内部と貫通孔6a、6bの上縁部周りのフィールドシリコン酸化膜6の上表面部分にはそれぞれアルミニウム電極4a、4bが形成されている。このアルミニウム電極4a、4bの下のベース基板7の部分はそれぞれソース領域8、ドレイン領域9となっている。

【0049】上記貫通孔6aと6bとの間にはゲート電極10とこのゲート電極10を取り囲むゲート絶縁膜1

1 とが配設されている。本実施例 1 ではゲート電極 10 にポリシリコンを用い、ゲート絶縁膜 11 にはシリコン酸化膜を用いた。フィールドシリコン酸化膜 6 の上には上記アルミニウム電極 4a、4b 及びゲート電極 10 を覆って保護膜 5 がベース基板 7 表面全面に形成されている。この保護膜 5 はベース基板 7 上に形成したスイッチング用 MOS 回路を保護するためのものである。この保護膜 5 にはアルミニウム電極 4b がフィールドシリコン酸化膜 6 上にせりだして形成されている位置に貫通孔 5b が開口されている。保護膜 5 の表面上にはベース基板 7 全面にわたって画素電極（兼反射電極）4 が間隙 5a で仕切られてマトリクス状に形成されている。この画素電極 4 は貫通孔 5b に侵入してアルミニウム電極 4b に達している。本実施例 1 ではこの画素電極 4 に反射率の高いアルミニウムを用いている。

【0050】画素電極 4 は下部電極 4b とのコンタクト抵抗を小さくするため画素電極 4 の形成後に熱処理を必要とするが、この熱処理の際、画素電極 4 の表面に凹凸が生じるので反射率の低下を招く。これに対処するため本実施例 1 では保護膜 5 の形成後と画素電極 4 の形成後のそれぞれに行う熱処理の後、表面を研磨した。この画素電極 4 の上には図示しない配向膜が形成されている。

【0051】ベース基板 7 に対向配置されるガラス基板（対向基板）1 の対向面には全面に透明な対向電極 2 が形成されている。この対向電極 2 を覆って図示しない配向膜が形成されている。

【0052】このようなガラス基板 1 とベース基板 7 との間に TN (Twisted Nematic) 型液晶層 3 が封止されている。透明なガラス基板 1 は光入射側として使用される。

【0053】このような液晶表示装置は以下のようにして作製される。単結晶シリコン基板上に IC 回路を形成する工程については従来技術によるものであり説明は省略する。以下に、IC 回路形成後、ベース基板 7 表面上の平坦化と画素電極 4 表面の鏡面化の工程を図 2 (a) ~ (g) に従って説明する。

【0054】図 2 (a) にベース基板 7 表面上に IC 回路を形成した状態の断面を示す。IC 回路が形成されたベース基板 7 の表面上には約 2 μm 程度の凹凸が存在する。この凹凸を下記の工程に従って平坦化する。

【0055】先ず、ベース基板 7 表面上の画素電極 4 と IC 回路の電極とを接続する開口部 5b を所定の位置に開口する。開口部 5b の大きさは約 5 μm 角で開口はドライエッティングで行った。この結果が図 2 (b) の状態である。

【0056】次に、ベース基板 7 表面全面に平坦化膜 5c として感光性ポリイミドをスピナーにて 3 μm の厚さで塗布した。これが図 2 (c) の状態である。

【0057】続いて、露光・現像を行い IC 回路部のトランジスタ出力電極と画素電極 4 との電気的接続のた

め、再度 5 μm 角の開口部 5b を形成し、350°C にて約 1 時間焼成した。この結果、開口部 5b 以外の領域の凹凸は 0.5 μm 以下になった。この時、同時に次工程のマスク合わせのためのマーカー（図示せず）を形成しておいた。

【0058】次に、画素電極 4 としてアルミニウムを 2 μm の膜厚で蒸着形成し、エッティングにより画素電極 4 同士の間の間隙 5a を形成した。これが図 2 (d) の状態である。なお、間隙 5a の位置合わせは前記平坦化膜 5c の開口部 5b 形成時に同時に形成したマーカーに合わせて行った。この位置合わせについては蒸着時にあらかじめ位置合わせ用マーカー周辺にアルミニウムが蒸着されないようにマスクし、マーカー部分がアルミニウムで覆われないようにしてもよい。また、蒸着されたアルミニウムをエッティングによってマーカー部を除いててもよい。平坦化膜 5c 形成後にマーカー周辺の平坦化膜 5c を除去し、アルミニウム蒸着後も表面からマーカーが見えるようにしてもよい。この段階では開口部 5b に平坦化膜 5c が形成されていないので開口部 5b には 1 μm 程度の凹凸が存在する。

【0059】次に、画素電極 4 同士の間の間隙 5a を埋める充填材 5d としてポリイミド樹脂（チッソ社： P S I - G - 4630 等）を膜厚が 3 μm となるようにスピナーを用いて塗布し、300°C にて焼成して成膜した。これが図 2 (e) の状態である。

【0060】この後、ベース基板 7 表面上全面を LSI ウエハ等の研磨をする装置により研磨して平坦化した。この際、画素電極 4 の間の間隙 5a に充填した充填材 5d と画素電極 4 表面の鏡面化処理を同時に行うので、ベース基板 7 表面全面にわたって一様に平坦となる。充填材 5d の表面、および画素電極 4 の表面の凹凸は 0.2 μm 以下であった。これが図 2 (f) の状態である。

【0061】一方、対向基板のガラス基板 1 にはコーニング社製 7059 のガラスを用いた。このガラス基板 1 の表面全面に透明な対向電極 2 として ITO 等の透明導電膜を約 200 nm の厚さで蒸着し、フォトリソグラフィーにより所定の形状にパターニングした。パターニング法として蒸着時にマスクをかけるマスク蒸着を用いてよい。

【0062】このガラス基板 1 およびベース基板 7 (シリコン基板) ともそれぞれの対向面上全面に配向膜を形成する。この配向膜は日本合成ゴム製のオプトマー AL-1051 を用い、フレキソ印刷にて約 120 nm の厚さで形成した。成膜後、ラビング法により液晶分子が 45° にねじれるよう配向処理を施した。

【0063】そして、両基板 1、7 の少なくとも一方にスクリーン印刷にてシール樹脂を形成し、両基板 1、7 のギャップが 5 μm となるように貼り合わせた。シール樹脂には熱硬化型、UV 硬化型、二液混合エポキシ樹脂等がある。

【0064】以上のようにして作製したパネルに液晶材3としてメルク社製のZLI-1565を真空注入法により充填し、注入口をUV硬化樹脂にて封止した。これが図2(g)の状態である。

【0065】本実施例1においては平坦化膜5cとして感光性ポリイミドを用いたが、平坦化できるものであれば、感光性のないポリイミドあるいはアクリル系樹脂等を用いてもよい。

【0066】画素電極4同士の間の間隙5aを埋める充填材5dとしてポリイミド樹脂を用いたが、間隙5aを埋めることができ、画素電極4と同時に研磨ができ、表面の平坦性に優れた材料であれば、他の材料、例えば、アクリル樹脂等を用いてもよい。

【0067】画素電極4としてアルミニウムを用いたが、反射率が優れ、研磨の可能な材料であれば、他の材料を用いてもよい。

【0068】液晶材3として一般的なTN型液晶を用いたが、強誘電性液晶、高分子分散型液晶、ゲストホスト型液晶、ECB型液晶等、他の液晶材料を用いてもよい。

【0069】以上、本実施例1に係る液晶表示装置およびその製造方法においては、画素電極4の反射面(表面)が鏡面で従来より反射効率が特に優れた基板を有する反射型の液晶表示装置を得ることができる。また、画素電極4同士の間の間隙5aが充填材5dで充填され、かつ、画素電極4の表面と充填材5dの表面とがほぼ面一であるので、液晶の配向の均一性が従来より優れている。

【0070】(実施例2) 本実施例2に係る表示装置の構造は実施例1と同様であり説明は省略する。

【0071】以下、単結晶シリコン基板上にIC回路を形成した後の基板の平坦化の工程と画素電極4表面の鏡面化の工程について図3(a)～(d)に従って説明する。図3(a)にIC回路を形成した後のベース基板7の状態を示す。IC回路が形成されたベース基板7の表面には約2μm程度の凹凸が存在する。この凹凸を下記の工程に従って平坦化する。

【0072】先ず、ベース基板7表面の画素電極4とIC回路の電極とを接続する開口部5bを所定の位置に開口する。開口部5bの大きさは約5ミクロン角で開口はドライエッチングで行った。

【0073】次に、画素電極4の材料としてアルミニウムを4μmの膜厚で蒸着形成し、エッチングにより画素電極4同士の間の間隙5aを形成した。これが図3(b)の状態である。

【0074】次に、この間隙5aを埋める充填材5dとしてポリイミド樹脂(チッソ社:PSI-G-4630等)を膜厚が5μmとなるようにスピナーを用いて塗布し、300°Cにて焼成して成膜した。これが図3(c)の状態である。

10

【0075】この後、充填材5d表面をベース基板7全面にわたってLSIウエハ等の研磨をする装置により研磨した。この研磨は画素電極4上の充填材5dを取り除いて画素電極4表面をむき出しにした後もさらにしばらく研磨した。この作業により画素電極4の表面と間隙5a部の充填材5dの表面との面一化および画素電極4表面の鏡面化処理が同時にに行え、ベース基板7表面が全面にわたって一様に平坦となった。これが図3(d)の状態である。間隙5a部の充填材5d表面、および画素電極4表面の凹凸は0.2μm以下であった。

10

【0076】ガラス基板1上に素子を作製した後、ガラス基板1とベース基板7との貼り合わせ、および液晶材3の封止の工程については実施例1と同様であるので説明は省略する。

10

【0077】本実施例2に係る液晶表示装置およびその製造方法においても画素電極4の反射面(表面)が鏡面で、従来より反射効率が特に優れた基板を有する反射型の液晶表示装置を得ることができる。また、画素電極4同士の間の間隙5aが充填材5dで充填され、かつ、画素電極4の表面と間隙部5aの充填材5dの表面とが面一であるので、液晶の配向の均一性が従来より優れている。

20

【0078】(実施例3) 本実施例3に係る表示装置の構造は実施例1と同様であり説明は省略する。

20

【0079】以下、単結晶シリコン基板上にIC回路を形成した後の基板の平坦化の工程と画素電極4表面の鏡面化の工程について説明する。

20

【0080】本実施例3では実施例1において画素電極4用のアルミニウムを蒸着するまでの工程は前記実施例30と同様であるので、アルミニウム蒸着後の工程について図4に従って説明する。

30

【0081】本実施例3においてはこのアルミニウム蒸着時に、次工程のマスク合わせのためのマーカー(図示せず)周辺にアルミニウムが蒸着されないようあらかじめマーカーにマスクし、マーカー部分がアルミニウムで覆われないようにした。マーカーはシリコンウエハーの周辺部に二箇所形成したが、必要に応じて位置や個数を変更してもよい。

30

【0082】続いて、このアルミニウム膜の表面をベース基板7全面にわたってLSIウエハ等の研磨をする装置により研磨し、アルミニウム膜の鏡面化(平坦化)した。これが図4(a)の状態である。

40

【0083】次に、エッチングにより画素電極4同士間の間隙5aを形成した。本実施例3においては、アルミニウム蒸着時にマーカー部分をマスクしたが、マスクをせず蒸着後にエッチングによりマーカー部のアルミニウムを除去してもよい。また、研磨後に除去してもよい。

40

【0084】続いて、画素電極4同士の間の間隙5aを埋めるための充填材5dとしてポリイミド樹脂(チッソ社:PSI-G-4630等)を膜厚が1μmとなるよ

うにスピナーを用いて塗布し、300°Cにて焼成した。これが図4 (b) の状態である。

【0085】充填材5dの塗布、焼成後、充填材5dの表面にラビングを行って配向処理を施した。充填材5d(ポリイミド)で覆われたベース基板7表面の凹凸の差は0.2μm以下となった。これが図4 (c) の状態である。充填材5dとして使用したポリイミド膜がそのまま配向膜として利用できるので充填材5d表面の平坦化と配向処理とが同一工程で行える。従って、工程が簡略化できる。

【0086】ガラス基板1上に素子を作製した後、ベース基板7との貼り合わせ、および液晶材3の封止の工程については、実施例1と同様であるので説明は省略する。

【0087】本実施例3に係る液晶表示装置およびその製造方法においても、画素電極4の反射面(表面)が鏡面で、従来より反射効率が特に優れた基板を有する反射型液晶表示装置を得ることができる。また、この表面が鏡面の画素電極4が全て充填材5dで覆われ、この充填材5dの表面が平坦で配向処理もされるので液晶の配向の均一性が従来より優れている。また、充填材5dの平坦化と配向処理とを同時にを行うので上述のように工程が簡略化できる。

【0088】

【発明の効果】以上のように、本発明によれば、画素電極の反射面(表面)が鏡面で従来より反射効率が特に優れた基板を有する液晶表示装置を得ることができる。また、この基板は画素電極間の間隙が充填物で充填され、画素電極の表面と充填物の表面とが面一であるので液晶の配向の均一性が従来より優れている。従って、本発明によればHDTV対応の液晶表示装置の実現に寄与でき

る。

【図面の簡単な説明】

【図1】本発明に係る液晶表示装置の実施例を示す図。

【図2】本発明に係る液晶表示装置の製造方法の実施例1を示す図。

【図3】本発明に係る液晶表示装置の製造方法の実施例2を示す図。

【図4】本発明に係る液晶表示装置の製造方法の実施例3を示す図。

【図5】第1の従来例を示す図。

【図6】第2の従来例を示す図。

【図7】第3の従来例を示す図。

【図8】第4の従来例を示す図。

【符号の説明】

1 ガラス基板(対向基板)

2 対向電極

3 液晶材

4 画素電極(兼反射電極)

4a, 4b アルミニウム電極

20 5 保護膜

5a 間隙

5b 開口部

5c 平坦化膜

5d 充填材

6a, 6b 貫通孔

7 ベース基板(単結晶シリコン基板)

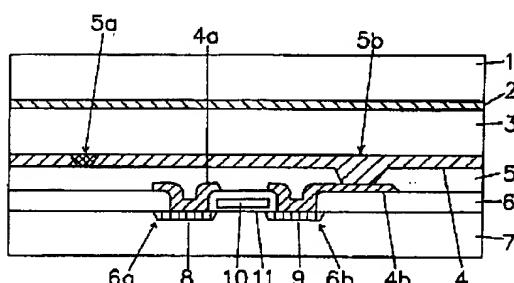
8 ソース領域

9 ドレイン領域

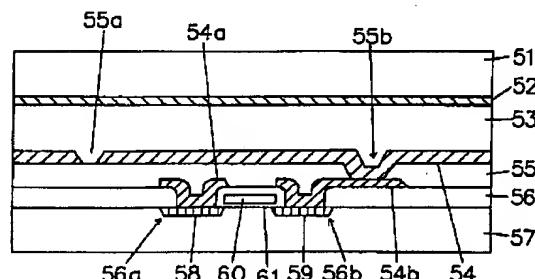
10 ゲート電極

30 11 ゲート絶縁膜

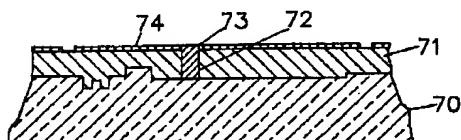
【図1】



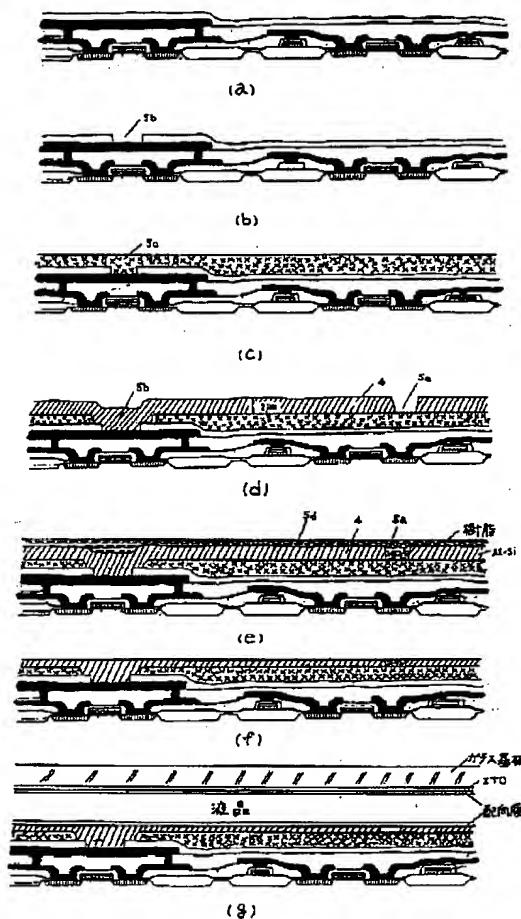
【図5】



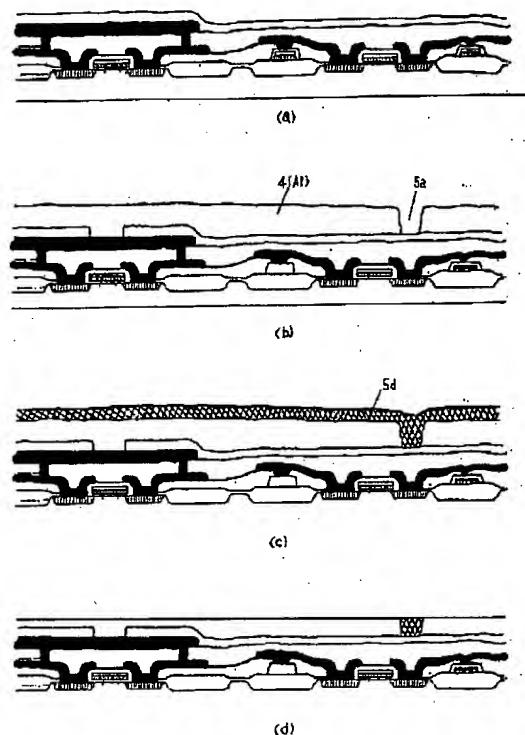
【図7】



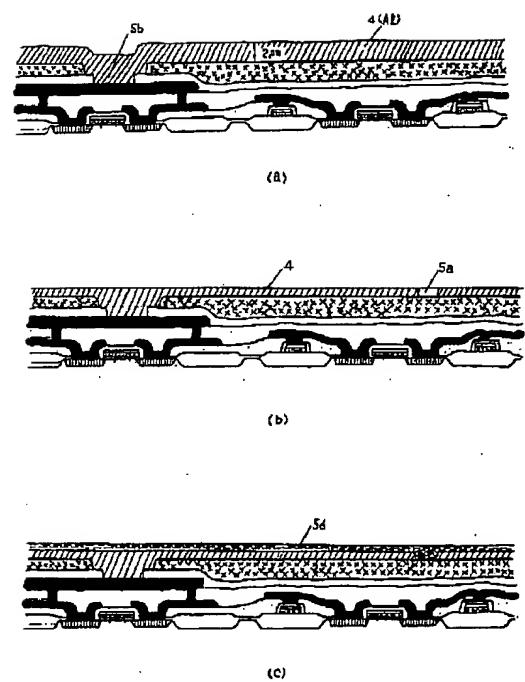
【図2】



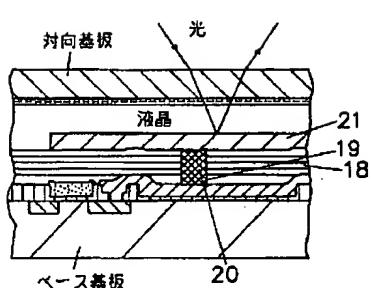
【図3】



【図4】



【図6】



【図8】

